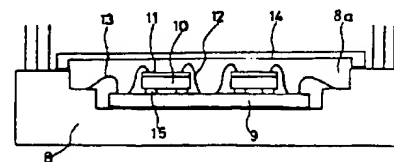


(54) SEMICONDUCTOR DEVICE

- (11) 5-299470 (A) (43) 12.11.1993 (19) JP
 (21) Appl. No. 4-125643 (22) 16.4.1992
 (71) MEGA CHITSUPUSU K.K. (72) TOSHIKAZU YOSHIMIZU(1)
 (51) Int. Cl⁵. H01L21/60, H01L23/34

PURPOSE: To improve radiation without requiring a radiating resin, a radiating material, and its sealing step for a multi-chip module using face-down bonding.

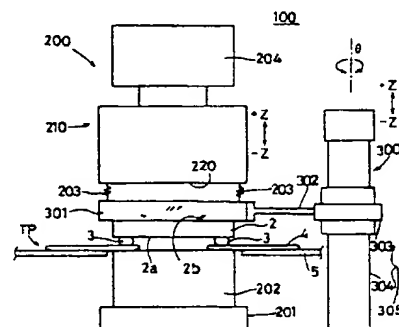
CONSTITUTION: A metallic layer 11 is mounted on the rear face of an IC chip 10, which is mounted on a base board 9 in a face-down bonding step, and the metallic layer 11 and the base board 9 are connected with a radiating bonding wire 12 to improve radiating characteristics.

**(54) METHOD AND APPARATUS FOR BONDING**

- (11) 5-299471 (A) (43) 12.11.1993 (19) JP
 (21) Appl. No. 4-104249 (22) 23.4.1992
 (71) MITSUBISHI ELECTRIC CORP (72) MASA HARU YOSHIDA(2)
 (51) Int. Cl⁵. H01L21/60

PURPOSE: To join a semiconductor chip to a conductive member in a face-down bonding step with no fear of overall heat at the semiconductor chip when the semiconductor chip is bonded to the conductive member.

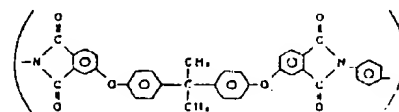
CONSTITUTION: A semiconductor chip 2 substantially made of silicon is provided on a lead 4 of a TAB tape (TP), and a plate 301 made of glass is put on the semiconductor chip 2. An infrared ray is cast downward over the semiconductor chip 2. The infrared ray, which can penetrate the semiconductor chip 3, is cast on a bump 3. The bump 3 is irradiated and melted by heat. In this case, the semiconductor chip 2, however, does not absorb the infrared ray, and a rise in heat at the semiconductor chip can be prevented when the semiconductor chip 2 is joined to the lead 4 by bonding. Also, a face-down bonding step can be carried out.

**(54) LEADER TAPE FOR TAB**

- (11) 5-299472 (A) (43) 12.11.1993 (19) JP
 (21) Appl. No. 3-130784 (22) 22.3.1991
 (71) SUMITOMO BAKELITE CO LTD (72) MORIHIRO UENO
 (51) Int. Cl⁵. H01L21/60

PURPOSE: To provide a leader tape with good heat resistance, by making a main ingredient of the leader tape by using polymer with a given chemical formula.

CONSTITUTION: A leader tape has each sprocket hole on both side edges for connecting front and end parts of a TAB tape. The main component of the leader tape is made of polymer indicated in a given formula. In this case, a tape with a thickness ranging from 50 to 500 μ m, especially 100 to 300 μ m, has preferably good film strength and bending elasticity. When an anti-static additive is added to the melted material during an extruding step, or the both faces of the extruded film are coated with additive-added resin, the tape is more preferable in dust-proof characteristics. A material, e.g. General Electric Co. ULTEM-D 5001, is melted and extruded to form a film with a thickness of 150 μ m, and then the film is slit into pieces of 35mm in width. In a punching step, given sprocket holes are made to the both side edges of the film to form a TAB tape leader.



(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-299470

(43)公開日 平成5年(1993)11月12日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/60 23/34	3 1 1 S A	6918-4M		

審査請求 未請求 請求項の数1(全 5 頁)

(21)出願番号 特願平4-125643

(22)出願日 平成4年(1992)4月16日

(71)出願人 591128453

株式会社メガチップス

大阪府吹田市江坂町1丁目12番38号 江坂
ソリトンビル

(72)発明者 吉水 敏和

大阪府吹田市江坂町1丁目12番38号 江坂
ソリトンビル 株式会社メガチップス内

(72)発明者 鵜飼 幸弘

大阪府吹田市江坂町1丁目12番38号 江坂
ソリトンビル 株式会社メガチップス内

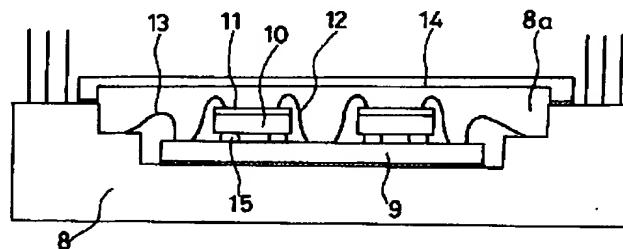
(74)代理人 弁理士 早瀬 憲一

(54)【発明の名称】 半導体装置

(57)【要約】

【目的】 フェイスダウンボンディングを用いたマルチチップ・モジュールにおいて、放熱用樹脂や放熱材、およびその封入工程を要することなく放熱性を向上させたものを得る。

【構成】 ベース基板9にフェイスダウンボンディングで搭載されるICチップ10の裏面に金属層11を設け、この金属層11とベース基板9との間を放熱用のボンディングワイヤ12により結線することにより放熱特性を向上させる。



8: パッケージ
8a: キャビティ部
9: ベース基板
10: ICチップ
11: 金属層
12: 放熱用ボンディングワイヤ
13: ボンディングワイヤ
14: キャップ
15: バンプ

【特許請求の範囲】

【請求項1】 フェイスダウンボンディングにより半導体集積回路チップ（以下、ICチップと称す）をベース基板に搭載してなるマルチチップ・モジュールにおいて、

上記ICチップの裏面に金属層を設け、当該ICチップ裏面と上記ベース基板間をワイヤボンディングにより結線してなることを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、半導体装置、特に、ICチップの実装にフェイスダウンボンディングを用いたマルチチップ・モジュールに関し、その放熱特性を向上できるようにしたものに関するものである。

【0002】

【従来の技術】 マルチチップ・モジュール（MCM：Multichip Module）は同一のパッケージの中にベアチップ、即ちパッケージングしない状態のICチップをリードフレーム（プラスチックパッケージの場合）やベース基板（セラミックパッケージの場合）に複数搭載して直接実装するものであり、チップ自体のパッケージが不要となるためインダクタンスとキャパシタンスが低減する。同時にその実装密度も向上するので、チップ間の配線が短くなり信号の伝搬遅延時間も短くなる。従って、マルチチップ・モジュールを使用することにより、CPUモジュールではボード実装方式では不可能であった100MHz程度での高速動作も可能になるといわれている。

【0003】 なお、上述のベース基板上にベアチップを搭載しセラミックパッケージに收容する方式は、例えばIEEE Proceedings of Multichip Module Conference '92のP8～11に掲載された論文“Silicon-on-Silicon Technology for CMOS-based Computer Systems”のFig. 4にCOW(chip-on-wafer) technologyとして紹介されている。

* 【0004】 図4はこのような、従来のマルチチップ・モジュールの一例を示しており、図において、1はAl₂O₃あるいはAlN等のセラミック製のパッケージ、2はこのパッケージ1のキャビティ部（凹部）1aに收容される、Siあるいはセラミック等からなるベース基板、3はこのベース基板2上にフリップチップボンディング等のフェイスダウンボンディングで実装された複数のICチップ、4はベース基板2とパッケージ1とをワイヤボンディングするためのボンディングワイヤ、5はパッケージ1のキャビティ部1aを覆うセラミック等のキャップ（蓋）である。

【0005】 この従来のマルチチップ・モジュールにおいては、図4に示すように、パッケージ1にベース基板2にSi等のICチップ3をフェイスダウンボンディングで実装したものを搭載し、ベース基板2の裏面とパッケージ1のキャビティ部1aとを放熱性のよい接着材で接着し、ベース基板-パッケージ間をボンディングワイヤ4によりワイヤーボンディングにて接続し、そして最後にキャップ5により封止を行う構造となっている。

【0006】

【発明が解決しようとする課題】 従来のマルチチップ・モジュールは以上のように構成されており、ICチップの高密度実装を行う結果、従来のボード実装方式でもすでに問題となっている放熱の問題がより深刻になっている。すなわち、マルチチップ・モジュールではボード実装方式に比べチップの実装面積比率が1桁程度上昇するため、装置の冷却を効率的に行う必要がある。

【0007】 しかしながら、従来のマルチチップ・モジュールにおいては、図4に示すような、セラミックパッケージによるハーメティック（密封）シール構造となっており、パッケージ内は、真空あるいはN₂やAr等の不活性ガス雰囲気となっている。このため、表1に示すように、熱の伝導率はSiに比して約4桁程度低くなっており、放熱特性が極めて悪くなっている。

【0008】

【表1】

*

物 質	熱伝導率 (W / (cm · deg))
A r	1.77×10^{-4}
N ₂	2.60×10^{-4}
S i	1.7
A l ₂ O ₃	0.26
A l	2.35
A u	3.18

【0009】そのため、図5に示すように、ICチップ3とキャップ5との間にシリコン樹脂等の放熱性の良好なペースト6を入れるか、あるいは雑誌「日経マイクロデバイス」1989年6月号p.142に記載されているように、袋に液体を封入した液体ヒートシンク7をキャップとICの間に入れる方法等が考案されている。

【0010】しかしながら、これらの方法は材料費のコストアップとなり、また、これらの材料を封入する工程が増え、それによるコストアップが問題となっていた。

【0011】この発明は、上記のような従来のものの問題点を解消するためになされたもので、放熱用樹脂や放熱材が不要となり、特別な工程増なしに放熱性を改善できるマルチチップ・モジュールを得ることを目的とする。

【0012】

【課題を解決するための手段】この発明に係る半導体装置は、フェイスダウンボンディングでベース基板に搭載されるICチップの裏面に金属層を設け、該金属層とベース基板の間をワイヤーボンディングにより結線を行うようにしたものである。

【0013】

【作用】この発明においては、上述のように装置を構成したことにより、ICチップで発生した熱が、熱伝導性のよい金属層および放熱用のボンディングワイヤを介してベース基板に効率よく伝わるので、放熱用樹脂や放熱材を別途用意する必要がなくなり、併せてその封入工程が不要となる。また、この放熱用のボンディングワイヤはベース基板とパッケージとのボンディングの際にこれを取付ければ良いので、特別な工程増を招くことはない。

【0014】

【実施例】以下、この発明の一実施例を図について説明する。図1はこの発明の一実施例による半導体装置を示す。図において、8はAl₂O₃あるいはAlN等のセラミック製のパッケージ、9はこのパッケージ8のキャ

* ビティ部(凹部)8aに收容される、Siあるいはセラミック等からなるベース基板、10はこのベース基板9上にフリップチップボンディング等のフェイスダウンボンディングで実装された複数のICチップ、11はこのICチップの裏面(非能動面)に形成された、AuもしくはAl等からなる金属層、12はこの金属層11とベース基板9とをワイヤーボンディングするための放熱用のボンディングワイヤ、13はベース基板9とパッケージ8とを電気的に結線するためのボンディングワイヤ、14はパッケージ8のキャビティ部8aを覆うセラミック等のキャップ(蓋)、15はフェイスダウンボンディングのためのパンプであり、ICチップ10の表面(能動面)に形成されたものおよびベース基板の表面に形成されたものが溶融して一体化した状態のものを示している。

【0015】図2はこの発明の一実施例の製造工程を示すフローである。

【0016】まず、ウエハ100状態で、マルチチップ・モジュールに搭載するICチップのフェイスダウンボンディングに必要なパンプ15aを半田もしくはAu等により形成する(図2(a)参照)。

【0017】その後ウエハ裏面にワイヤーボンディング可能となるような金属層11を形成する(図2(b)参照)。その後、ウエハテストによりチップ毎の良否判定を行う。

【0018】また、ベース基板側については、ICのパンプ位置に対応する位置にのみパンプ15bを半田もしくはAu等により形成し、ワイヤーボンディングするパッドについてはワイヤーボンディング可能な金属層が露出するようにAlもしくはAu等によりこれを形成する(図2(c)参照)。

【0019】その後ウエハ100より良品チップのみをダイシングすることにより取り出し、先のベース基板上にICチップ10をフェイスダウンボンディングで実装する(図2(d)参照)。15はチップ側とベース基板側

とが熔融して一体となったパンプである。なお、この実施例ではフェイスダウンボンディングの中でもフリップチップボンディングを示しているが、フェイスダウнтаップのTAB (Tape Automated Bonding) でその実装を行なってもよい。

【0020】このとき、先に形成したワイヤーボンディング可能な金属層11がICチップ10の裏面にくる。この金属層11とベース基板の間をA1あるいはAu等の放熱用ボンディングワイヤ12によりワイヤーボンディングを行い、結線する。これは、ベース基板9をパッケージ8のキャビティ8aに収容する前あるいはその後に行なってもよいが、キャビティ8aに収容した後にこれを行なえば、ベース基板9とパッケージ8間を結線するワイヤ13のボンディング方法と同一方法を選択でき、これによりベース基板-パッケージ間のワイヤーボンディングと同一工程で放熱用のワイヤーボンディングを処理することが可能となる(図2(e)参照)。

【0021】つまり、ベース基板-パッケージ間ワイヤーボンディングをA1ワイヤーウェッジボンディングもしくはAuワイヤーボールボンディングで行えば、それらと同一のボンディング方式で処理できることとなる。

【0022】そして最後に、パッケージ8のキャビティ部8aをキャップ14で封止することにより、本装置が完成する(図2(f)参照)。

【0023】このように、上記実施例によれば、ベース基板にICチップを搭載するのにフェイスダウンボンディングを用いたマルチチップ・モジュールにおいて、ベース基板に搭載されたICチップの裏面の金属層とベース基板とを放熱用のボンディングワイヤによりワイヤーボンディングするようにしたので、このワイヤを介してICチップで発生した熱がベース基板に効率良く放熱される。ベース基板は放熱性のよい接着材で熱抵抗の小さいセラミックパッケージに接着されているので、放熱用樹脂や特殊な放熱材が不要となり、しかもそれらの封入工程が不要となり、安価な装置が実現可能となる。また、ワイヤボンディングはベース基板とパッケージ間の結線のためのワイヤボンディング工程と同一工程で処理できるため、追加の工程とはならない。

【0024】なお、上記放熱用のワイヤーボンディングによる結線は電氣的には意味をなさないものでもよいし、さらにICチップの裏面の電位と同電位の部分と結線することにより、放熱性に加えて搭載したICチップの裏面電位を安定させることも可能である。

【0025】また、ICチップが大型で、ICチップ裏面の金属層とベース基板間のワイヤーボンディングがしづらい場合、図2のボンディングワイヤ21と22のように、二重にワイヤーボンディングを行ったり、図2の *

* ボンディングワイヤ16のように、IC中央部とIC周辺部との間、即ち、IC裏面内同士のワイヤーボンディングを行うことにより、その対応が可能となる。

【0026】また、上記実施例では、ICチップのみを搭載するようにしたが、裏面に金属層を形成可能な能動電子部品チップについても適用でき、上記実施例と同様の効果を奏する。

【0027】また、上記実施例では、ICチップの種類については特に言及しなかったが、CPUチップ、FPU (Floating Point Processing Unit) チップ、キャッシュチップ、DRAMチップ等のデジタルチップの他アナログチップであってもよいことは言うまでもない。

【0028】さらに、上記実施例では、パッケージがフェイスアップのPGA (Pin Grid Array) タイプのものを示したが、フェイスダウンのPGAや他のパッケージについても適用できることは言うまでもない。

【0029】

【発明の効果】以上のように、この発明に係る半導体装置によれば、ICチップのベース基板への実装にフェイスダウンボンディングを用いたマルチチップ・モジュールにおいて、ベース基板に搭載するICチップの裏面とベース基板とをボンディングワイヤで結線するようにしたので、ボンディングワイヤを介してICチップで発生した熱が放熱され、放熱用樹脂や特殊な放熱材が不要となり、またそれらの封入工程が不要となり、装置を安価に実現できる効果がある。

【図面の簡単な説明】

【図1】この発明の一実施例によるマルチチップ・モジュールの断面図である。

【図2】この発明の一実施例によるマルチチップ・モジュールの製造工程を示すフロー図である。

【図3】この発明の他の実施例によるマルチチップ・モジュールのベース基板部分を示す断面図である。

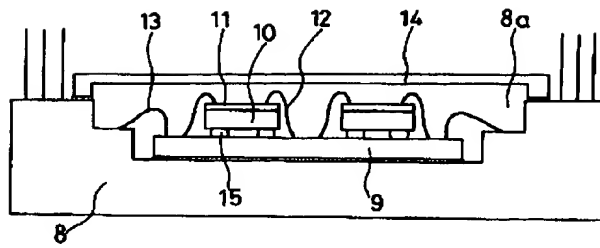
【図4】従来のマルチチップ・モジュールの断面図である。

【図5】放熱対策を考慮した、従来のマルチチップ・モジュールの断面図である。

【符号の説明】

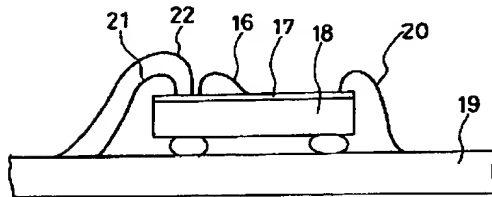
- 8 パッケージ
- 8a キャビティ部
- 9 ベース基板
- 10 ICチップ
- 11 金属層
- 12 放熱用ボンディングワイヤ
- 13 ボンディングワイヤ
- 14 キャップ
- 15 パンプ

【図1】

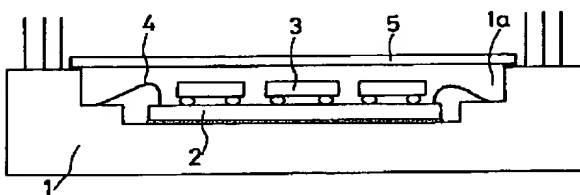


- 8: パッケージ
 8a: キャビティ部
 9: ベース基板
 10: ICチップ
 11: 金属層
 12: 放熱用ボンディングワイヤ
 13: ボンディングワイヤ
 14: キャップ
 15: パンプ

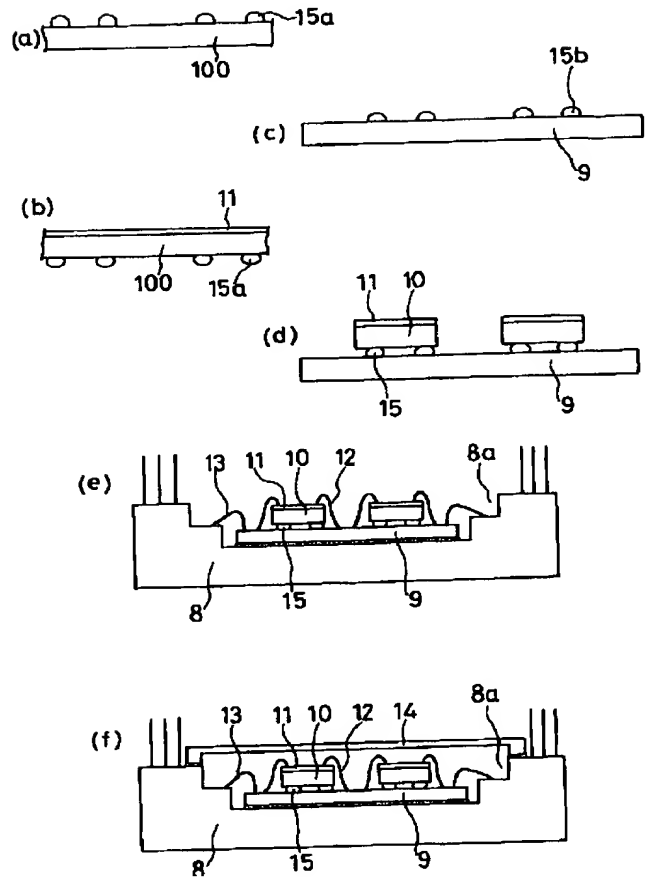
【図3】



【図4】



【図2】



【図5】

